

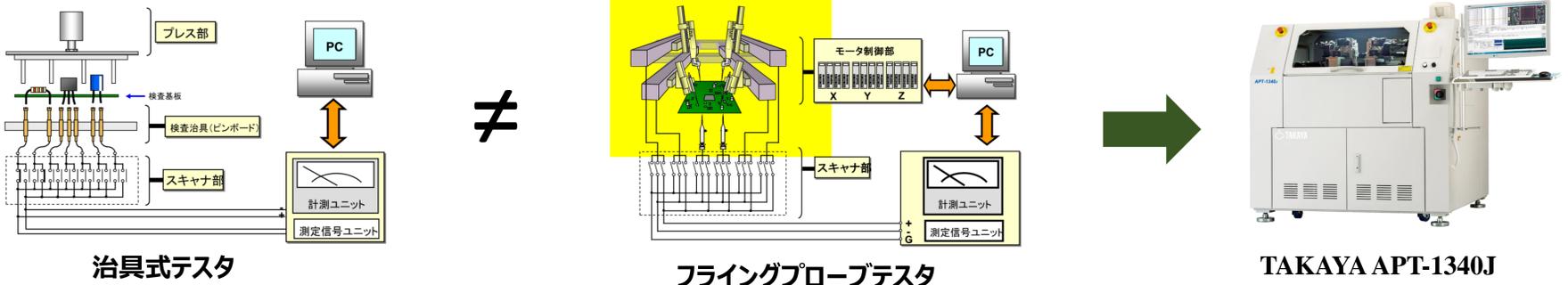
愛媛大学大学院理工学研究科
王 森レイ、亀山 修一、高橋 寛

タカヤ株式会社
柳田 幸輝

お問い合わせ：
wang@cs.ehime-u.ac.jp 王

研究の背景

- ◆ **フライングプローブテスター**：複数のプローブ（探針）がプリント基板PCB上を移動（つまり“フライング”）することで、PCBの実装不良を電氣的に検出する検査装置
- ◆ **フライングプローブテスターの競争優位性**：PCBの設計が変更されても**テストフィクスチャー治具を再製作する必要がなく**、新しいテストプログラムを**迅速**に開発して**テスト**を実行することが可能
- ◆ **タカヤ株式会社**は、業界トップクラスのシェアを誇り、最先端のフライングプローブテスターの研究開発を行っている



課題と目的

- ◆ **課題**：複数のプローブが移動しながら電子部品を順番に検査を行うため、基板ごとのテスト時間の短縮が必要
- ◆ **課題**：**基板検査時間の最短化のため**部品を順番に検査する**プローブの移動経路最適化**が必要
- ◆ 従来法（タカヤ・愛媛大共同研究）：
 - ◆ 巡回セールスマン問題（TSP）として定式化し、数理論最適化手法を用いて最適解を解く
 - ◆ 大規模基板に対して、分割統治法による局所的最適経路を求める
- ◆ **問題**：
 - ◆ 基板の部品数と検査点数の増加に伴い、**膨大な経路計算時間**
 - ◆ **局所的最適解**に落ちる可能性

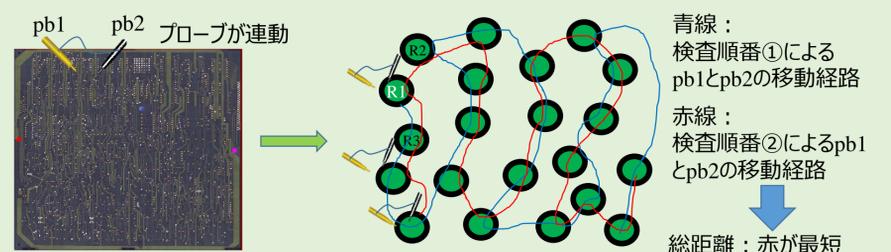
目的： フライングプローブテスタの基板検査時間の最短化を目指し、「深層強化学習」を用いたフライングプローブの移動経路の最適化手法を提案する

提案手法

◆ GNN-ROUTER: グラフ畳み込みニューラルネットワークと深層強化学習を用いたプローブ移動経路の最適化ソルバー

問題設定

基板上の部品集合 $\{C_i / i \in N\}$ を M 本のプローブ $\{pb_j / j \in M\}$ で検査する
 条件1: $\{pb_j\}$ が連動しながら移動する
 条件2: $\{pb_j\}$ のアタッチピン（位置）は部品ごとに決まる
 目標: 部品検査の**最適な順番**を求める
 評価基準: $\{pb_j\}$ の総移動距離が最短である



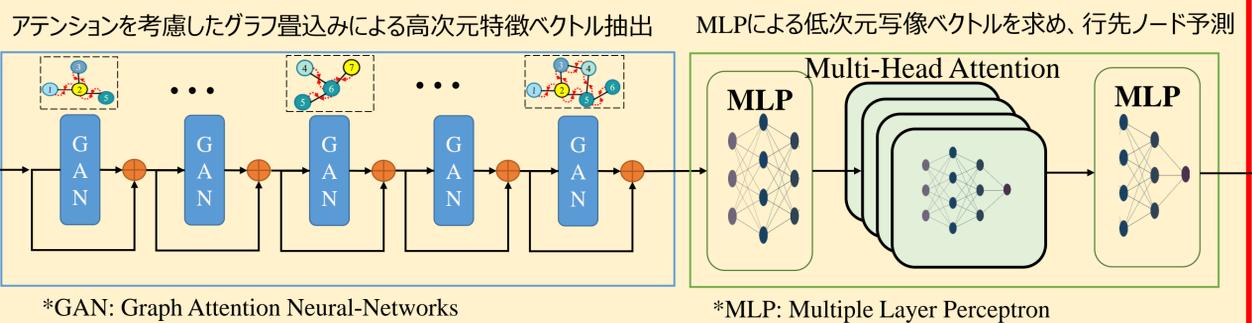
提案モデル

移動経路最適化エージェント (GNN-Router)

基板データ:
部品⇒プローブ座標

Data Transformation
検査部品情報
→グラフデータ

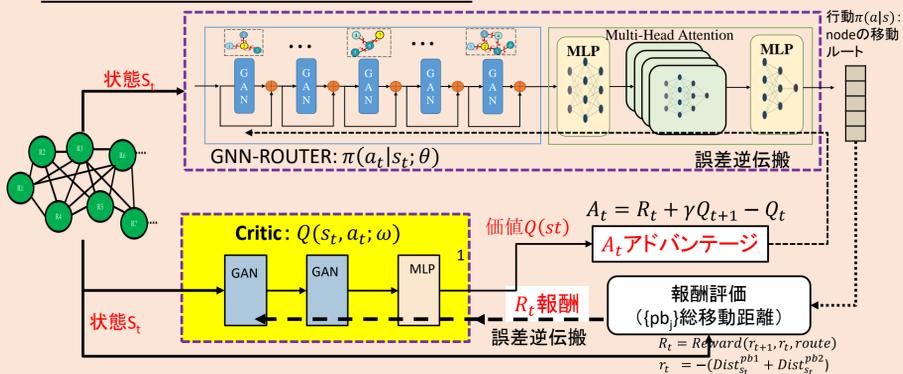
$G(V, E)$: 無向完全グラフ
 V : Node (部品)
 E : エッジ (Node間の関係)



*GAN: Graph Attention Neural-Networks

*MLP: Multiple Layer Perceptron

強化学習によるモデル訓練



評価結果

テスト基板（部品数=239）におけるフライングプローブの総移動距離(単位:mm)

プローブ	部品番号順によるルート	GNN-ROUTER-V1	GNN-ROUTER-V2
Probe 1	13477.557	4213.159	8034.50
Probe 2	14010.938	4609.310	
合計	27488.50	8822.47	8034.50

